

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06038113 A**

(43) Date of publication of application: 10 . 02 . 94

(51) Int. Cl.

**H04N 5/335****H04N 5/217**(21) Application number: **04213397**(71) Applicant: **SONY CORP**

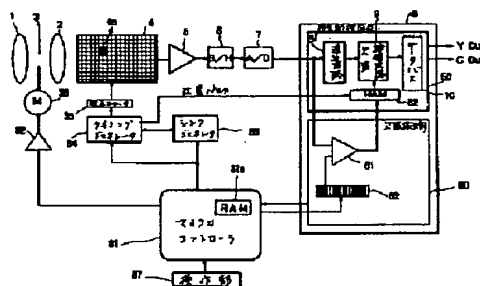
(22) Date of filing: 17 . 07 . 92

(72) Inventor: **YOSHIDA MASANOBU****(54) IMAGE PICKUP DEVICE****(57) Abstract:**

**PURPOSE:** To correct automatically a defect of a CCD by detecting a defect of the CCD for each picture element and correcting picture element data corresponding to the result of detection.

**CONSTITUTION:** An iris 3 is closed just after a power supply is turned on. Each of picture element data of a CCD 4 is read in this state and compared with a prescribed reference value at a comparator circuit 61. When picture element data to be read have a defect, the level is larger than a reference level set by a micro controller 31. In this case, a defect correction circuit 9 interpolates picture element data with one preceding picture element data and outputs the result.

COPYRIGHT: (C)1994,JPO&amp;Japio



特開平6-38113

(43)公開日 平成6年(1994)2月10日

(51) Int.Cl.<sup>5</sup>

識別記号

片内整理番号

FI

### 技術表示箇所

H 0 4 N    5/335  
5/217

P

審査請求 未請求 請求項の数 4 (全 7 頁)

(21)出願番号 特願平4-213397

(22)出願日 平成4年(1992)7月17日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 吉田 雅信

東京都品川区北品川6丁目7番35号 ソニ  
ー株式会社内

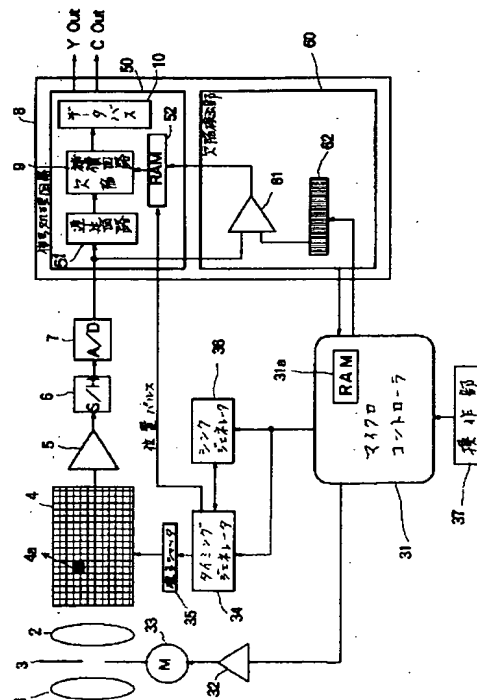
(74)代理人 弁理士 稲本 義雄

(54)【発明の名称】 撮像装置

(57) 【要約】

【目的】 CCDの欠陥を自動的に補正するようにする。

【構成】 電源がオンされた直後にアイリス3が閉じられる。その状態においてCCD4の各画素データが読み出され、比較回路61において所定の基準値と比較される。読み出された画素データに欠陥がある場合、そのレベルはマイクロコントローラ31により設定する基準値より大きくなっている。このとき、欠陥補正回路9はその画素データを例えば1個前の画素データで補完して出力する。



## 【特許請求の範囲】

【請求項 1】 被写体の画像データを画素毎に出力する撮像手段と、

前記撮像手段の出力より前記撮像手段の各画素毎の欠陥を検出する検出手段と、

前記検出手段の検出結果に対応して、前記撮像手段より出力された画像データを補正する補正手段とを備えることを特徴とする撮像装置。

【請求項 2】 電源をオンするとき操作される操作手段をさらに備え、

前記検出手段は、前記操作手段により前記電源がオンされる毎に、前記撮像手段の各画素毎の欠陥を検出することを特徴とする請求項 1 に記載の撮像装置。

【請求項 3】 前記撮像手段に入射される光の光量を制御する制御手段をさらに備え、

前記検出手段により、前記撮像手段の各画素毎の欠陥を検出するとき、前記制御手段は、前記撮像手段に光を実質的に入射させないことを特徴とする請求項 1 または 2 に記載の撮像装置。

【請求項 4】 前記撮像手段に光が入射する時間を制御するシャッタ手段をさらに備え、

前記検出手段により、前記撮像手段の各画素毎の欠陥を検出するとき、前記シャッタ手段は、前記撮像手段に光が入射される時間を所定の時間に制限することを特徴とする請求項 1、2 または 3 に記載の撮像装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、例えば携帯用のビデオカメラ等に用いて好適な撮像装置に関する。

## 【0002】

【従来の技術】 最近ビデオカメラには、その撮像素子として CCD が用いられている。この CCD はマトリックス構成とされ、例えば 40 万個の画素が配列されている。

【0003】 この各画素の 1 つにでも欠陥があると、その画素に対応する出力が異常な値となる。そこで、ビデオカメラを製造工場から出荷する前に CCD の欠陥を検査し、これを補正するようにしている。

## 【0004】

【発明が解決しようとする課題】 しかしながら従来のビデオカメラは、このように工場出荷前に欠陥を補正するものであるため、工場出荷後に欠陥が発生した場合、これを補正することができなかった。

【0005】 本発明はこのような状況に鑑みてなされたものであり、工場出荷後においても欠陥を補正することができるようにするものである。

## 【0006】

【課題を解決するための手段】 本発明の撮像装置は、被写体の画像データを画素毎に出力する撮像手段としての CCD 4 と、 CCD 4 の出力より CCD 4 の各画素毎の

欠陥を検出する検出手段としてのマイクロコントローラ 31 と、マイクロコントローラ 31 の検出結果に対応して CCD 4 より出力された画像データを補正する補正手段としての欠陥補正回路 9 とを備えることを特徴とする。

【0007】 この撮像装置は、電源をオンするとき操作される操作手段としての操作部 37 をさらに備え、操作部 37 により電源がオンされる毎に、CCD 4 の各画素毎の欠陥を検出するようにすることができる。また、CCD 4 に入射される光量を制御する制御手段としてのアイリス 3 を更に設け、マイクロコントローラ 31 により CCD 4 の各画素毎の欠陥を検出するとき、アイリス 3 により CCD 4 に実質的に光が入射されないようにすることができる。更に、CCD 4 に光が入射する時間を制御するシャッタ手段としての電子シャッタ 35 を設け、マイクロコントローラ 31 により CCD 4 の各画素毎の欠陥を検出するとき、電子シャッタ 35 により CCD 4 に光が入射される時間を所定の時間に制限するようにすることができる。

## 【0008】

【作用】 上記構成の撮像装置においては、マイクロコントローラ 31 が CCD 4 の各画素の欠陥を検出したとき、CCD 4 の出力が欠陥補正回路 9 により補正される。従って、使用者はこの欠陥を実質的に殆ど気にすることなく装置を使用することが可能となる。

## 【0009】

【実施例】 図 1 は、本発明の撮像装置を応用したビデオカメラの一実施例の構成を示すブロック図である。被写体からの光がレンズ 1、2 を介して CCD 4 に入射されるようになされている。レンズ 1 と 2 の間にはアイリス 3 が配置され、CCD 4 に入射される光の光量を制御するようになされている。CCD 4 は多数（例えば 40 万個）の画素がマトリックス上に配置されており、各画素毎に被写体の画像データを出力するようになされている。また、電子シャッタ 35 はこの CCD 4 に光が入射される時間（露光時間）を制御するようになされている。

【0010】 CCD 4 の出力は増幅器 5 を介してサンプルホールド回路 6 に入力され、サンプルホールドされ、更に A/D 変換器 7 により A/D 変換された後、信号処理回路 8 とゾーン検出回路 21 に供給されるようになされている。

【0011】 信号処理回路 8 は欠陥補正回路 9 を有しており、A/D 変換器 7 より入力された画像データに欠陥があればこれを補正し、図示せぬ回路に輝度（Y）データおよび色差（C）データとして出力するようになされている。また、欠陥補正回路 9 の出力はデータバス 10 及びインタフェースとしてのシフトレジスタ 11 を介して、例えばマイクロプロセッサ等よりなるマイクロコントローラ 31 に供給されるようになされている。

【0012】一方、ゾーン検出回路21はA/D変換器7より入力された画像データのうち、選択回路22で選択したゾーンの画像データを、加算器(積分回路)23において加算し、その加算(積分)したデータをシフトレジスタ24を介してマイクロコントローラ31に出力するようになされている。また、マイクロコントローラ31よりシフトレジスタ25を介して入力される指令に対応して、加算器23において加算するゾーンを選択回路22において選択するようになされている。

【0013】操作部37はスイッチ、鉗等により構成され、電源を投入したり、所定の指令を入力するとき操作される。マイクロコントローラ31は、この操作に対応して各部を制御するようになされている。例えば、アイリス3の調整が指令されたとき、増幅器32を介してモータ33が駆動され、アイリス3が所定の絞り値に調整される。また、電子シャッタ35を使用することが指令された場合においては、タイミングジェネレータ34を介して電子シャッタ35が駆動され、露光時間が制御されるようになされている。

【0014】また、このタイミングジェネレータ34はCCD4の各画素毎のアドレスを記憶しており、所定の画素の欠陥がマイクロコントローラ31により検出された場合において、欠陥補正位置指定パルスは欠陥補正回路9に出力するようになされている。シンクジェネレータ36は種々のシンク信号を生成し、タイミングジェネレータ34に出力するとともに、マイクロコントローラ31からの指令に対応して所定の画素のデータを抜き取る、抜取位置指定パルスをデータバス10に出力し、この指定パルスにより指定した画素データをシフトレジスタ11を介して、マイクロコントローラ31に供給させるようになされている。

【0015】次に、図2及び図3のフローチャートを参照して、その動作について説明する。図1に示すビデオカメラを使用すべく操作部37の所定のスイッチを操作することにより電源がオンされたとき、マイクロコントローラ31は図2に示す処理を開始する。マイクロコントローラ31は最初にステップS1において、アイリス3を閉じさせる。これにより、CCD4には光が全く入射されない状態となる。次にステップS2に進み、欠陥サーチのサブルーチンの処理を実行する。この欠陥サーチのサブルーチンの処理の詳細は図3に示してある。

【0016】即ち、最初にマイクロコントローラ31は内蔵するゾーンカウンタを所定の初期値(例えば1)にセットする。次にステップS12に進み、ステップS11でセットしたカウンタの値がゾーンの最終値に達しているか否か(1枚の画面のうちの全てのゾーンを判定したか否か)を判定する。全てのゾーンの判定が完了している場合においては、ステップS2にリターンする。全てのゾーンの検出処理がまだ完了していない場合においてはステップS13に進み、そのゾーン内における画素

データを加算器23において加算(積分)する。

【0017】即ち、A/D変換器7から加算器23に1画面分のデータがシリアルに順次入力されるのであるが、選択回路22はマイクロコントローラ31がシフトレジスタ25を介して供給する指令に対応して、この1画面の内の所定のゾーンを選択し、そのゾーン内の画素データのみを加算器23に出力する。図1の実施例においては、1画面が9個のゾーンに区分されており、この9個のゾーンの内の1つのゾーンの画素データが加算器23に供給され、加算されることになる。

【0018】そして、ステップS13からステップS14に進み、ステップS13において積分した画素データからそのゾーンの画素に欠陥が存在するか否かを判定する。即ち、マイクロコントローラ31は、シフトレジスタ24を介して加算器23が加算した所定のブロックの加算値(積分値)の供給を受け、この加算値を予め設定された所定の基準値と比較する。

【0019】上述したように、いまアイリス3を完全に閉じた状態にしているため、CCD4が出力する画像データのレベルは実質的に0に近いものとなる。しかしながら、このCCD4に欠陥があるとその出力レベルは0にはならない。その結果、そのゾーン内に欠陥が無い場合においては、加算値は予め設定した基準値より小さい値となるが、欠陥がある場合においては基準値より大きくなる。マイクロコントローラ31はこの判定を行う。

【0020】そして、欠陥が存在しないと判定された場合においては、ステップS15に進み、ゾーンカウンタを例えば1だけインクリメントしてステップS11に戻り、それ以降の処理を繰り返す。即ち、例えば図1において番号1で示すゾーンに欠陥が存在しない場合においては、番号2で示すゾーンの処理に以降する。そして、番号2で示すゾーンに欠陥が存在しない場合においては、番号3で示すゾーンの処理に以降する。

【0021】ステップS14において、いま対象としているゾーンに欠陥があると判定された場合においてはステップS16に進み、Hカウンタを所定の値にセットする。さらにステップS17に進み、Vカウンタを所定の値にセットする。そして、ステップS18において、ステップS16とS17で設定したHカウンタとVカウンタにより特定される画素データを抜き出す処理を実行する。これにより、信号処理回路8のデータバス10に保持されている所定のデータが、シフトレジスタ11を介してマイクロコントローラ31に供給される。

【0022】マイクロコントローラ31は、この所定の画素のレベルを予め設定された所定の基準値と比較し、そのレベルが基準値より大きいとき欠陥があると判定し、小さいとき欠陥がないと判定する。欠陥がない場合においてはステップS20に進み、Hカウンタを1つだけインクリメントする。そして、更にステップS21に進み、Vカウンタを1だけインクリメントする。そし

て、再びステップ S 1 6 に進み、それ以降の処理を繰り返す。その結果、次の画素に欠陥がある否かが判定されることになる。

【 0 0 2 3 】即ち、マイクロコントローラ 3 1 は加算器 2 3 において、積分したゾーンに欠陥があると判定した場合においては、シンクジェネレータ 3 6 を介してデータバス 1 0 に抜取位置指定パルス进行供給し、対象とするゾーンの画素データを 1 個ずつシフトレジスタ 1 1 を介して読み出す動作を繰り返す。信号処理回路 8 においては、A/D 変換器 7 より各画素データがシリアルに 10 入力される。従って、信号処理回路 8 は 1 フィールドにおいて、1 個の画素データしかマイクロコントローラ 3 1 に供給することができない。そこで、各ゾーン内の画素の個数分のフィールド数の時間をかけて、そのゾーンに含まれる画素データを読み出し、その欠陥の有無を判定することになる。

【 0 0 2 4 】この実施例においては、このように信号処理回路 8 から読み出すことができる画素データの数は、1 フィールドについて 1 個のみとなる。そこで、上述したように 1 画面を複数のゾーンに区分し、各ゾーン毎に 20 予め欠陥があるか否かを判定することにより、欠陥があると判定されたゾーンについてののみ 1 画素毎に、その位置を判定するようにしているのである。このようにすることにより、1 画面をゾーンに区分せずに各画素データを順次読み出して、欠陥の有無を判定するようにする場合に比べて、迅速な処理が可能となる。

【 0 0 2 5 】ステップ S 1 9 において、いま読み取った 1 つの画素に欠陥があると判定された場合においては、ステップ S 2 に戻る。そして、この欠陥が検出された場合においては更にステップ S 3 に進み、欠陥補正の処理 30 が実行される。即ち、マイクロコントローラ 3 1 は欠陥があると判定された画素を、内蔵する RAM 3 1 a に記憶するとともに、タイミングジェネレータ 3 4 を制御し、欠陥があると判定された画素を指定する欠陥補正位置指定パルスを欠陥補正回路 9 に供給させる。欠陥補正回路 9 はこの指定パルスが入力されたとき、その指定パルスにより指定される位置の画素データを 1 個前の画素データで補完して出力する。

【 0 0 2 6 】次にステップ S 3 から S 4 に進み、チェック動作が行われる。即ち、マイクロコントローラ 3 1 は 40 シンクジェネレータ 3 6 を介してデータバス 1 0 に、いま欠陥が検出されたゾーンの画素データを再び選択させる。そして、その値を再び基準値と比較し、欠陥があるか否かを判定する。まだ、欠陥があると判定された場合においてはステップ S 5 に進み、タイマチェックを行う。そして、ステップ S 6 に進み、電源をオンした後、予め設定した時間がまだ経過していない場合においては、ステップ S 2 に進み、それ以降の処理を繰り返す。即ち、電源をオンした後、予め設定した時間が経過するまで、欠陥の補正処理が繰り返し実行される。

【 0 0 2 7 】ステップ S 4 においてチェックした結果、欠陥が補正されている判定された場合、およびステップ S 6 において、予め設定した時間が経過したと判定された場合、次のステップ S 7 に進み、アイリス 3 を開放させ、補正処理動作を終了させる。

【 0 0 2 8 】尚、以上においては 1 画面（1 フィールド）の画像データを複数のゾーンに分割し、各ゾーン毎に欠陥の有無を判定するようにしたが、例えば 1 画面全体の画素データを全て加算（積分）し、これを所定の基準値と比較して、その比較結果に対応して更に細かい検出処理を行うようにすることもできる。このようにすれば、欠陥が存在しない場合においては、速やかに処理を完了することができる。

【 0 0 2 9 】図 4 は本発明の第 2 実施例の構成を示している。この実施例においては、信号処理回路 8 が、信号処理部 5 0 と欠陥検出部 6 0 により構成されている。信号処理部 5 0 は、欠陥補正回路 9 とデータバス 1 0 以外に、A/D 変換器 7 より入力されたデータを所定時間遅延して欠陥補正回路 9 に供給する遅延回路 5 1 と、欠陥検出部 6 0 より欠陥検出信号が入力されたとき、タイミングジェネレータ 3 4 より供給されるそのときの位置データを記憶する RAM 5 2 を備えている。また、欠陥検出部 6 0 は A/D 変換器 7 より供給されるデータと、マイクロコントローラ 3 1 よりシフトレジスタ 6 2 を介して供給される基準値とを比較する比較器 6 1 を有している。

【 0 0 3 0 】その他の構成は、図 1 の実施例における場合と同様である。

【 0 0 3 1 】次に図 5 のフローチャートを参照して、その動作について説明する。この処理も電源がオンされると開始される。最初にステップ S 3 1 において、マイクロコントローラ 3 1 は増幅器 3 2 を介してモータ 3 3 を制御し、アイリス 3 を閉じさせる。次にステップ S 3 2 に進み、シフトレジスタ 6 2 を介して比較回路 6 1 の一方の入力に所定の基準値をセットさせる。さらにステップ S 3 3 に進み、自動欠陥補正モードを設定させる。即ち、通常の画像が出力されるモードにおいて欠陥補正処理が実行されると、欠陥のない画素が欠陥があると誤判定されるおそれがある。そこで、欠陥を検出するための 40 特別のモードを設定するようにする。

【 0 0 3 2 】次にステップ S 3 4 に進み、電子シャッタ 3 5 の速度を所定の時間（比較的高速な時間）にセットさせ、かつリアルタイムの補正処理を実行させる。即ち、マイクロコントローラ 3 1 はタイミングジェネレータ 3 4 を介して電子シャッタ 3 5 を制御し、電子シャッタ 3 5 に比較的高速の動作（露光時間を短かくする動作）を実行させる。電子シャッタ 3 5 を比較的小さい露光時間になるように制御した方が、CCD 4 の出力から欠陥を検出し易くなることが、実験の結果、確認された。

【 0 0 3 3 】一方、ステップ S 3 4 においては更にリア

ルタイムで欠陥補正動作が実行される。即ち、A/D変換器7が出力するデータが比較回路61において、シフトレジスタ62を介して設定した基準値（この基準値はステップS32において設定されている）と比較される。

【0034】上述したように、欠陥がある画素のデータは、そのレベルが基準値より大きくなっている。RAM52は、比較回路61より欠陥が存在することを示す検出信号が入力されたとき、それに対応する位置をタイミングジェネレータ34が出力する位置データから判定し、その位置データを記憶する。遅延回路51は欠陥の検出に必要な処理時間だけA/D変換器7より出力されたデータを遅延した後、欠陥補正回路9に出力する。欠陥補正回路9はRAM52より補正を行うべきタイミング信号が供給されたとき、遅延回路51より入力された画素データを1つ前の画素データで保管し、データバス10に出力する。

【0035】このように、この実施例においては、CCD4より読み出された画素データが1画素毎に、リアルタイムで欠陥があれば補正されるようになされているため、CCD4の全画素データについての判定が1回行われたとき補正処理が完了することになる。即ち、この実施例においては1フィールドの読み出し時間で補正処理が完了することになる。

【0036】このような補正処理が完了したとき、次にステップS35に進みアイリス3が開放され、補正処理動作が終了される。

【0037】以上のようにして補正処理が行われた後、通常のモードに切り換えられ、通常の画像データが出力されることになる。その結果、例えば欠陥のある画素4aの画素データは欠陥のない画素データに置き換えられて出力されるため、使用者に欠陥が認識されるようなことが防止される。

【0038】この実施例においては、RAM52に補正位置を記憶させるようにしたが、マイクロコントローラ31のRAM31aに記憶させるようにしてもよいことは勿論である。

【0039】また、以上の2つの実施例においては、電源をオンした直後に補正処理を実行するようにしたが、操作部37に補正処理を開始するとき操作される専用の

スイッチを設けるなどして、このスイッチが操作されたとき補正処理を実行するようにすることも可能である。但し、電源がオンされたとき自動的に補正処理を実行せしめるようにした方が特別の操作が不要となるため、操作性が良好となる。

【0040】

【発明の効果】以上の如く本発明の撮像装置によれば、撮像手段の各画素毎の欠陥を検出し、その検出結果に対応して画素データを補正するようにしたので、工場出荷時における補正処理が不要となる。

【図面の簡単な説明】

【図1】本発明の撮像装置を応用したビデオカメラの一実施例の構成を示すブロック図である。

【図2】図1の実施例の動作を説明するフローチャートである。

【図3】図2のステップS2の詳細な処理を示すフローチャートである。

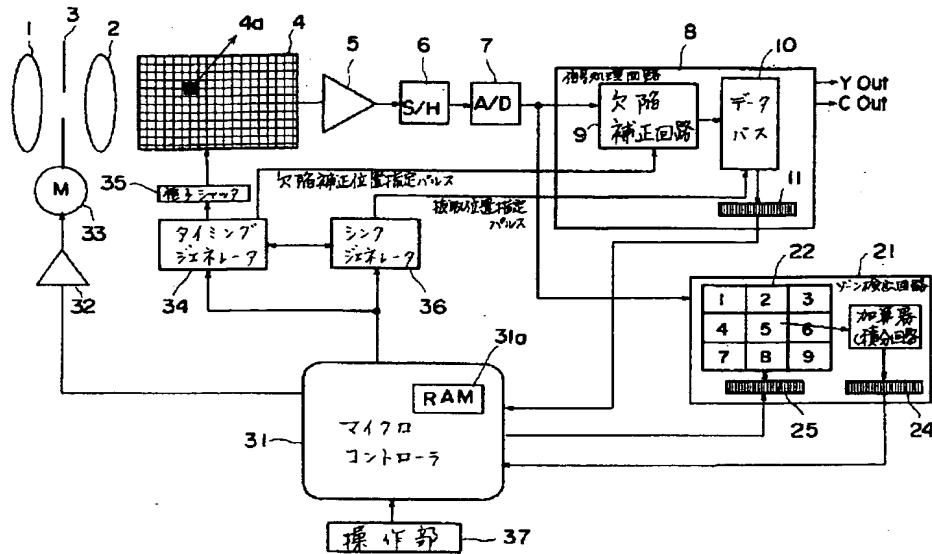
【図4】本発明の撮像装置を応用したビデオカメラの第2の実施例の構成を示すブロック図である。

【図5】図4の実施例の動作を説明するフローチャートである。

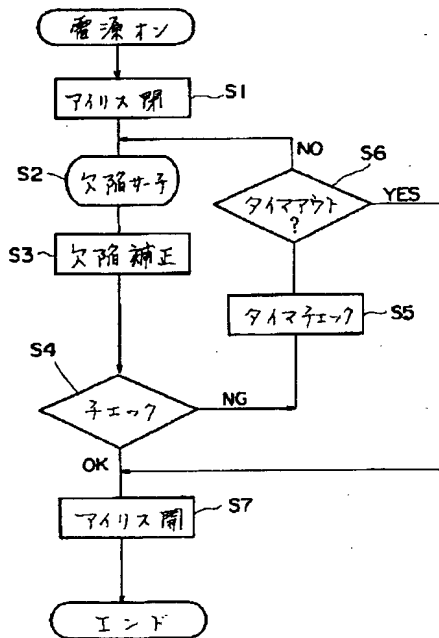
【符号の説明】

- 3 アイリス
- 4 CCD
- 8 信号処理回路
- 9 欠陥補正回路
- 10 データバス
- 11 シフトレジスタ
- 21 ゾーン検出回路
- 22 選択回路
- 23 加算器
- 31 マイクロコントローラ
- 34 タイミングジェネレータ
- 35 電子シャッター
- 37 操作部
- 50 信号処理部
- 60 欠陥検出部
- 61 比較回路
- 62 シフトレジスタ

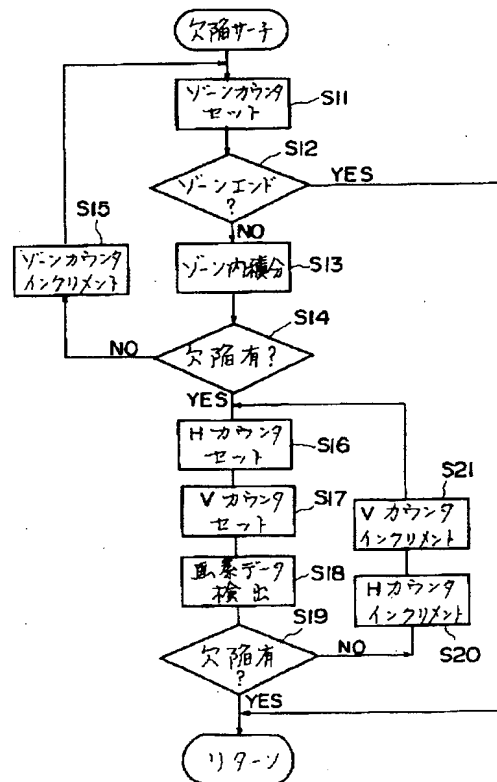
【図 1】



【図 2】

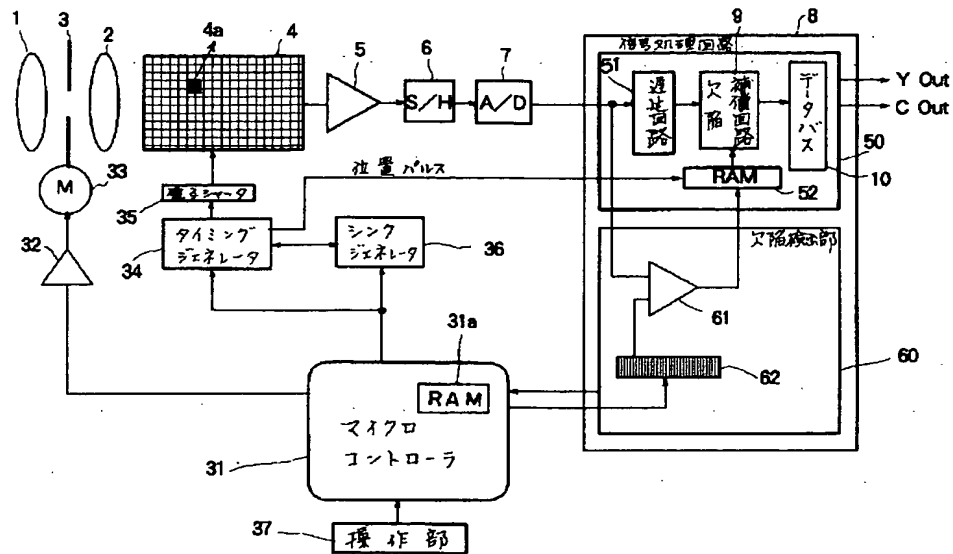


【図 3】





【図 4】



【図 5】

